

(5) Japanese Patent Application Laid-Open No. 2-123740 (1990):  
"SEMICONDUCTOR DEVICE"

The following is an English translation of claim.

[Claim] A semiconductor device comprising:  
an electrode wiring layer on a substrate, said electrode wiring layer being constituted of a copper (Cu) layer and an aluminum (Al) layer or an aluminum (Al) alloy layer covering the surface of the Cu layer.

⑪ 公開特許公報(A)

平2-123740

⑫ Int. Cl.<sup>8</sup>

識別記号

庁内整理番号

⑬ 公開 平成2年(1990)5月11日

H 01 L 21/3205

6824-5F H 01 L 21/88

R

審査請求 未請求 請求項の数 1 (全6頁)

⑭ 発明の名称 半導体装置

⑮ 特 願 昭63-277731

⑯ 出 願 昭63(1988)11月2日

⑰ 発 明 者 岡 本 龍 郎 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社エル・エス・アイ研究所内

⑱ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑲ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

基板上に電極配線層を備えたものにおいて、電極配線層を銅(Cu)層と、その表面に形成されたアルミニウム(Al)層またはアルミニウム(Al)合金層とで構成したことを特徴とする半導体装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は基板上に回路が形成された半導体装置、特に、その電極配線層に関するものである。

〔従来の技術〕

従来、電極配線材料にはAlやAl合金が広く用いられているが、この種の材料には電極配線の断線や絶縁破壊を生じさせ、半導体装置の歩留、信頼性に悪影響を及ぼすヒロック、エレクトロマイグレーション、ストレスマイグレーションというような問題を抱えている。このような背景から、上記のような問題がなく、かつ、Alと同様に抵抗の

低い材料であるCuによる電極配線が注目されている。第4図ないし第6図はCuを電極配線に用いた、例えばアメリカ合衆国特許4742014号公報に示された従来の半導体装置の断面図であり、第4図において、(1)は基板としてのシリコン(Si)基板、(2)はSi基板(1)の表面上に形成された二酸化シリコン(SiO<sub>2</sub>)の絶縁膜、(3)は絶縁膜(2)に開孔して形成されたコンタクトホール、(4)はコンタクトホール(3)の底面およびその近辺のSi基板(1)の表面部に形成された不純物拡散層、(5)はSi基板(1)上の所定の所を電気的に接続する電極配線層、(6)はモリブデン(Mo)、窒化チタン(TiN)等のバリア層、(7)はCu層、(8)はタングステン(W)等の高融点金属の被覆導電層で、(6)~(8)により多層構造の電極配線層(5)を構成している。図5はコンタクトホール(3)の底面に形成されたシリサイド層で、不純物拡散層(4)に対するオーミックコンタクトを形成し、不純物拡散層(4)はこのシリサイド層(5)を介して電極配線層(5)のバリア層(6)と電気的につながっている。

上記の半導体装置においては、CuがSi基板(1)内

に拡散すると、pn接合の逆バイアス時におけるリーク電流の増大や、薄いゲート絶縁膜（図示せず）の絶縁耐力の低下を招くので、Cu層(7)の、図において下面にバリア層(6)を設けてCuの拡散を防止している。また、Cu層(7)の表面と側面をW等の被覆導電層(8)で被って、Cu層(7)の腐蝕を防止している。

第5図は2層配線の場合を示す断面図で、(5A)～(8A)はそれぞれ第4図の(5)～(8)に相当してこれらと同様に構成された第1の電極配線層、第1のバリア層、第1のCu層、第1の被覆導電層であるが、第4図とは断面の方向が90°変わっており、第4図の右方または左方から見た図で示している。(5B)～(8B)は第1の電極配線層(5A)の、図において上方に配置されて、それぞれ(5A)～(8A)に相当してこれらと同様に構成された第2の電極配線層、第2のバリア層、第2のCu層、第2の被覆導電層、(9)は第1および第2の電極配線層(5A)、(5B)相互間に形成された層間絶縁膜、(11)は層間絶縁膜(9)の、図において上方から見て第1および第2の電極配線層(5A)、(5B)が互いに交叉する箇所を開孔

露出した部分に接続された金(Au)線などのボンディングワイヤで、図示しない他端がリードフレームの内部リード（図示せず）に接続されて、Cu層(7)が外部と導通するようになっている。なお、図示していないが上記アメリカ合衆国特許公報には、開孔部(14)の形成時に被覆導電層(8)を除去した後、Cu層(7)の表面の酸化防止を目的として、メッキ法などによりAu層で被覆することも述べられている。

第7図は第47回応用物理学会学術講演会予稿集513ページに記載された半導体装置の断面図で、(16)、(17)はSi基板(1)上に順次形成されたチタン(Ti)層、窒化チタン(TiN)層で、これらによりCu層(7)からSi基板(1)へのCuの拡散を防止している。Cu層(7)の表面に被覆導電層は設けられていない。〔発明が解決しようとする課題〕

従来の半導体装置は以上のように構成されていて、電極配線層のCu層の表面はW等の被覆導電層で被われているか、または、そのような被覆導電層が設けられていない。まず、被覆導電層がない場合については、多層配線において電極配 層相

して形成されたビアホール、(12)はビアホール(11)内を選択CVD法などによりWで満たして形成されたプラグで、層間絶縁膜(9)とは表面がほぼ平坦になっている。このプラグ(12)を介して第1の被覆導電層(8A)と第2のバリア層(6B)がつながっているので、第1および第2の電極配線層(5A)、(5B)は互に電気的に接続された状態になっている。また、第4図の場合と同様に、第1および第2のバリア層(6A)、(6B)により第1および第2のCu層(7A)、(7B)からSi基板(1)へのCuの拡散を防止し、第1および第2の被覆導電層(8A)、(8B)により第1および第2のCu層(7A)、(7B)の腐蝕を防止している。

第6図はボンディングパッドを示す断面図で、電極配線層の一部がここではボンディングパッド(20)になっている。(13)は絶縁膜(9)および被覆導電層(8)上に形成されたパッシベーション膜、(14)はCu層(7)上でパッシベーション膜(13)および被覆導電層(8)を選択的に開孔して形成した開孔部で、そこではCu層(7)が露出している。(15)はCu層(7)の

互層を接続するビアホール形成やボンディングパッド上の開孔部形成のためのフォトリソを酸素プラズマ中で除去する時や、CVD法により電極配線層上に層間絶縁膜やパッシベーション膜を形成する時、また、ウエハプロセス中のその他の工程で熱処理を行う時などにCu層が酸化される。また、Wの被覆導電層でCu層を被った場合については、通常の拡散炉で熱処理したとき、450℃程度の低い温度でも炉内の僅かな残留酸素の影響でWの酸化が起る。スパッタ法でもCVD法でも、堆積されたWの被覆導電層は柱状結晶で結晶粒界が多く、そのため、密度の低い粒界を過って酸化は膜の内部にまで達する。発明者等による実験では、減圧CVD法で成膜した400nm厚のWの膜を水素(H<sub>2</sub>)中、450℃で30分間熱処理したところ、残留酸素の影響でWの膜の表面は黒青色に変化し、オージェ電子分光法で深さ方向の膜素分布を測定すると、膜表面から1/3～1/2の辺まで酸素が侵入していた。なお、この時の残留酸素濃度は100～1000ppmであった。Wに限らずMo、Ti等の高融点

金属の膜はいずれも酸化され易く、また、多孔性の結晶粒界が多数存在する柱状結晶膜であるため膜内深くまで酸素が侵入する。これらの金属膜は酸素の侵入に対して敏感にその電気抵抗の上昇をきたし、半導体装置の特性を悪化させる。加えて、WはAuなどのボンディングワイヤとのボンディング性が悪いため、ボンディングパッドではWの被覆導電層を選択的に除去する必要があり、更に、このボンディングパッドのCu層の露出させた表面を、酸化防止のために再びわざわざAuメッキして被うことも行われ、工程数の増加を来している。また、Wは層間絶縁膜やパッシベーション膜などに用いられるSiO<sub>2</sub>などの絶縁材の膜との密着性が悪いなど、様々の問題点があった。

この発明は上記のような問題点を解消するためになされたもので、電極配線材料としてのAlおよびAl合金の利点である良好なワイヤボンディング性、耐酸化性、絶縁材の膜との密着性と、Cuの利点である耐ヒロック性、耐エレクトロマイグレーション性、耐ストレスマイグレーション性とを兼

ね備えることにより、確立された従来のプロセス技術から大幅な改良を必要とすることなく、信頼性の高い低抵抗の電極配線層を有する半導体装置を得ることを目的とする。

(課題を解決するための手段)

この発明に係る半導体装置は、その電極配線層をCu層と、このCu層の表面に形成されたAl層またはAl合金層とで構成したものである。

(作 用)

この発明における半導体装置は、電極配線層にCuを用いているので耐ヒロック性、耐エレクトロマイグレーション性、耐ストレスマイグレーション性を有しながら、かつ、その表面をAlまたはAl合金で被っているため良好なワイヤボンディング性、耐酸化性、絶縁材の膜との密着性をも有する。

(発明の実施例)

以下、この発明の一実施例を図について説明する。第1図はこの発明の一実施例による半導体装置を示す製造工程における断面図であり、第1図(A)から(E)まで工程順に示す。これらの図におい

て、(1)~(4)、(6)、(7)、(9)は第4図の従来例と同様であるので説明を省略する。(18)はCu層(7)の表面に形成されたAl層で、(6)、(7)、(18)により電極配線層(9)を構成している。第1図(B)に示す半導体装置を製造するには、まず、第1図(A)のように、第4図の従来例の場合と同様にSi基板(1)上の絶縁膜(2)にコンタクトホール(3)を開孔し、その底面にスパッタリング法で白金(Pt)またはTiなどを堆積後、熱処理によりこれら金属とSiをシリサイド反応させてPtSi、TiSi<sub>2</sub>などのシリサイド層を形成する。次に、コンタクトホール(3)および絶縁膜(2)上にスパッタリング法でTiN、Ti-W合金などを堆積させてバリア層(6)を形成する。続いて、第1図(B)のようにスパッタリング法、イオンプレーティング法などでバリア層(6)上にCu層(7)を形成する。その上に、第1図(C)のようにスパッタリング法でAl層(18)を形成する。更にその上に、第1図(D)のようにパターンニング用のマスク材(19)を所望の位置、形状に形成し、これをマスクとしてAl層(18)、Cu層(7)、バリア層(6)を第1図(E)のように

順次エッチングした後、マスク材(19)を除去する。Al層(18)とバリア層(6)は通常の反応性異方性エッチング法で、Cu層(7)はイオンミリング法でエッチングする。

第2図はこの発明の他の実施例による半導体装置を示す断面図で、2層配線の場合を示す。10~(12)は第5図の従来例と同様であるので説明を省略する。(5A)~(7A)、(18A)はそれぞれ第1図の(5)~(7)、(18)に相当してこれらと同様に構成された、第1の電極配線層、第1のバリア層、第1のCu層、第1のAl層である。(5B)~(7B)、(18B)は第1の電極配線層(5A)の、図において上方に配置されて、それぞれ(5A)~(7A)、(18A)に相当してこれらと同様に構成された第2の電極配線層、第2のバリア層、第2のCu層、第2のAl層である。第1のAl層(18A)と第2のバリア層(6B)はプラグ(12)を介してつながっているため、第1および第2の電極配線層(5A)、(5B)は互に電気的に接続された状態になっている。

第3図はこの発明の更に他の実施例による半導

体装置を示す断面図で、電極配線層の一部がここではボンディングパッド(20)になっている。(13)~(15)は第5図の従来例と同様であるので説明を省略する。絶縁膜(13)およびAl層(18)上に形成されたパッシベーション膜(13)に開孔して設けられた開孔部(14)の底面はAl層(18)になっていて、ここにボンディングワイヤ(15)が接続されている。

第1図~第3図に示された半導体装置においては、電極配線層(5)および第1、第2の電極配線層(5A)、(5B)のCu層(7)および第1、第2のCu層(7A)、(7B)(以下、これらをCu層(7)で代表して表わす)の表面はAl層(18)および第1、第2のAl層(18A)、(18B)(以下、これらをAl層(18)で代表して表わす)のいずれかで被われており、Alは酸化し易い材料であるが一旦その表面に酸化物である $Al_2O_3$ ができるると $Al_2O_3$ 自身が酸素の拡散を抑えて酸化の進行に対するバリアとなるため、酸化層の形成は極く表面に限られる。従来例で用いられているWの膜に対する酸化の実験について既に述べたが、これと同じ条件でAlの膜を熱処理したところ、酸

素の侵入深さは50nm以下で、Wの場合のような酸化に起因する電気抵抗の上昇はなかった。従って、ビアホール(11)やボンディングパッドの開孔部(14)の底面(21A)、(21B)がWの場合は酸化に対して配慮を要したが、Alの場合は酸化物の層が薄いので、通常のAl配線で一般に行われているプロセス技術をこの発明の半導体装置に対しても利用できる。即ち、第2図でビアホール(11)の開孔後、パターンニング用に用いたマスク材(図示せず)を除去する時に酸素プラズマ処理を行っても、ビアホール(11)の底面(21A)はAlでその表面にできる酸化物の層が薄いので、プラグ(12)や第2の電極配線層(5B)を形成する前に行うビアホール(11)の底面(21A)のクリーニング処理はスパッタエッチングなどの従来の方法で行うことができる。一方、Wの場合は酸化物の層がビアホール(11)の底面(21A)にできると、酸化物の層が厚いので通常のスパッタエッチングでは完全に酸化物を除去するのが難しく、第1、第2の電極配線(5A)、(5B)間の接続不良をきたす虞れがある。これはスパッタ

エッチングの時間が長くなるとビアホール(11)の側壁(22)の絶縁膜(13)がエッチングされたり、底面(21A)から除去されて側壁(22)へ付着した酸化物が再エッチングされたりしてビアホール(11)の底面(21A)に付着するためである。

ボンディング性について、AlやAl合金はボンディングパッドとして従来から実績のある材料であるが、第3図においてAl層(18)の膜厚に配慮する必要がある。通常、ワイヤボンディングはボンディングワイヤ(15)に超音波を印加しながらボンディングパッド(20)に押し付けて両者の間の摩擦熱を利用して行う。従って、Alの場合、表面の薄い酸化物の層は容易に破られてその下の未酸化のAlの層でボンディングがなされる。そのため、第3図においてAl層(18)が薄すぎると下のCu層(7)まで達してここでボンディングを行うことになる。Cuに対してAuのボンディングワイヤ(15)のボンディングをするのはAlに対するよりも技術的に難しく、従来より実績の豊富なボンディングプロセス技術から大きな変更なしに行えるAlへのボンディング

の方が有利である。このような点からAl層(18)の厚さの下限は200nm程度とするのが好ましい。一方、上限はヒロックの抑制で決まる。Alの膜では熱処理時に膜の内部応力の緩和過程で、ヒロックが突起状のAl成長物として発生し、重なり合う電極配線間や同一層内の隣り合う電極配線間の絶縁を破って電氣的短絡を引き起こし、半導体装置の歩留低下を招くが、ヒロックの発生はAlの膜の厚さに対しても依存性があり、500nm以下では殆んど発生せず、また、発生しても電氣的に影響を及ぼさない程度の大きさにとどまる。このような点からAl層(18)の厚さの上限は500nm程度とするのが好ましい。また、例えば第2図において第1の電極配線層(5A)の表面は第1のAl層(18)になっているので、その上に形成された層間絶縁膜(13)との密着性は良好である。なお、Cu-Al間の接触起電力が大きいため腐食の成れについては、プロセス雰囲気の温度管理を行えば問題ない。

また、第1図~第3図の実施例ではCu層(7)の表面にAl層(18)を形成したが、Cu層(7)の表面に



手続補正書(自発)

35

平成 1 年 4 月 3 日

特許庁長官 閣

1 事件の表示  
昭和63年特許第277731号

2 発明の名称  
半導体装置

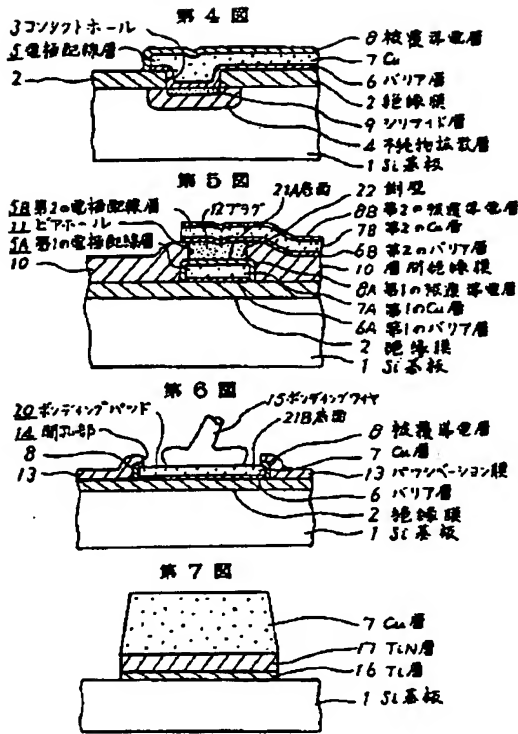
3 補正をする者  
事件との関係 特許出願人  
住所 東京都千代田区丸の内二丁目2番3号  
名称(601) 三菱電機株式会社  
代表者 志 敏 守 彦

4 代理人  
住所 東京都千代田区丸の内二丁目2番3号  
三菱電機株式会社内  
氏 名(7375) 弁護士 大 岩 州 雄 他2名

5 補正の対価  
明細書の発明の詳細な説明の欄

(1)

方式 表 ①



# 6 補正の内容

明細書の第12ページ第1行に「50nm以下」とあるのを「30nm以下」と訂正する。

以上